

# PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2000-242224

(43)Date of publication of application : 08.09.2000

(51)Int.Cl.

G09G 3/28

(21)Application number : 11-042549

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

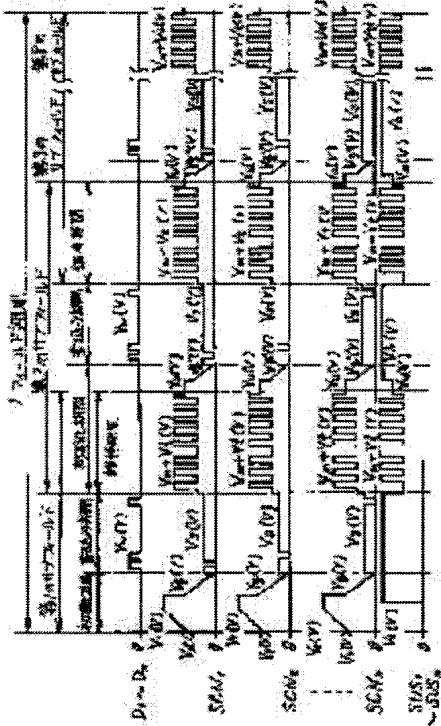
(22)Date of filing : 22.02.1999

(72)Inventor : KURATA TAKATSUGU  
MASUDA SHINJI  
KAWACHI MAKOTO

## (54) METHOD FOR DRIVING AC TYPE PLASMA DISPLAY PANEL

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an AC type plasma display panel driving method capable of drastically improving the visibility of black and contrast.  
**SOLUTION:** One field period is composed of a 1st to 8th sub-fields containing an initializing period, a writing period, and a maintaining period. By making a low level value ( $V_t(V)$ ) of a maintaining pulse voltage applied to maintaining electrodes SUS1-SUSn for a maintaining period to a higher potential than a low level value (0(V)) of a scanning pulse voltage to be applied to scanning electrodes SCN1-SCNn for a write period, a part of an initializing operation during an initializing period of each sub-field is made to operate at the same time as a maintaining operation during a maintaining period of the immediately preceding sub-field in the 2nd to 8th sub-fields.



(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-242224

(P2000-242224A)

(43)公開日 平成12年9月8日(2000.9.8)

(51)Int.Cl.<sup>7</sup>

G 0 9 G 3/28

識別記号

F I

G 0 9 G 3/28

マークド(参考)

J 5 C 0 8 0

### 審査請求 未請求 請求項の数3 OL (全9頁)

(21)出願番号 特願平11-42549

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22)出願日 平成11年2月22日(1999.2.22)

(72)発明者 倉田 隆次

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 増田 真司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

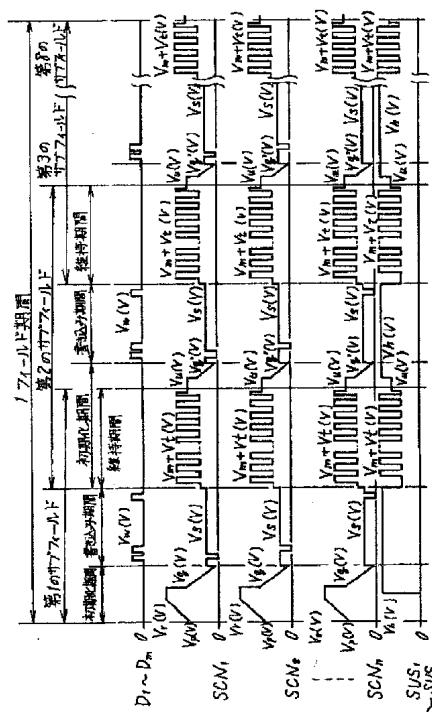
最終頁に続く

(54)【発明の名称】 A.C型プラズマディスプレイパネルの駆動方法

(57)【要約】

【課題】 黒の視認性が大幅に向上するとともに、コントラストを非常に高めることができるA.C型プラズマディスプレイパネルの駆動方法を得る。

【解決手段】 1フィールド期間は、初期化期間、書き込み期間および維持期間を有する第1ないし第8のサブフィールドで構成されている。書き込み期間で走査電極SCN<sub>1</sub>～SCN<sub>n</sub>に印加する走査パルス電圧のローレベルの値(0(V))に対し、維持期間で維持電極SUS<sub>1</sub>～SUS<sub>n</sub>および走査電極SCN<sub>1</sub>～SCN<sub>n</sub>に印加する維持パルス電圧のローレベルの値(Vt(V))を高電位にすることにより、第2ないし第8のサブフィールドにおいて、各サブフィールドの初期化期間における初期化動作の一部を、すぐ前のサブフィールドの維持期間における維持動作と同時に実行させる。



**【特許請求の範囲】**

**【請求項1】** 初期化期間、書き込み期間および維持期間を有する複数のサブフィールドにより1フィールド期間を構成して階調表示を行うAC型プラズマディスプレイパネルの駆動方法であって、前記複数のサブフィールドのうち少なくとも1つのサブフィールドにおける維持期間の維持動作と、前記少なくとも1つのサブフィールドに続くサブフィールドの初期化期間の初期化動作とを同時に行わせるAC型プラズマディスプレイパネルの駆動方法。

**【請求項2】** 走査電極および維持電極が形成された基板とデータ電極が形成された別の基板とが対向配置されたAC型プラズマディスプレイパネルを駆動する方法であって、1フィールド期間が初期化期間、書き込み期間および維持期間を有する複数のサブフィールドにより構成されており、前記複数のサブフィールドのうち少なくとも1つのサブフィールドでの前記維持期間において、前記走査電極および前記維持電極に印加する維持パルス電圧のローレベルの値を、前記書き込み期間において前記走査電極に印加する走査パルス電圧のローレベルの値に比べて高く設定することにより、前記少なくとも1つのサブフィールドにおける維持期間の維持動作と、前記少なくとも1つのサブフィールドに続くサブフィールドの初期化期間の初期化動作とを同時に行わせるAC型プラズマディスプレイパネルの駆動方法。

**【請求項3】** 前記少なくとも1つのサブフィールドの前記維持期間において前記走査電極または前記維持電極に印加する最後の維持パルス幅を他の維持パルス幅よりも短く設定することにより、前記維持期間の最後の維持動作と同時に維持放電を停止させるための消去動作を行わせる請求項2記載のAC型プラズマディスプレイパネルの駆動方法。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** 本発明はテレビジョン受像機およびコンピュータ端末等の画像表示に用いるAC型プラズマディスプレイパネルの駆動方法に関するものである。

**【0002】**

**【従来の技術】** 従来のAC型プラズマディスプレイパネル（以下、パネルという）の一部斜視図を図3に示す。図3に示すように、第一のガラス基板1上には誘電体層2および保護膜3で覆われた走査電極4と維持電極5とが対を成して互いに平行に付設されている。第二のガラス基板6上には絶縁体層7で覆われた複数のデータ電極8が付設され、これらデータ電極8の各間の絶縁体層7上にはデータ電極8と平行して隔壁9が設けられている。また、絶縁体層7の表面および隔壁9の両側面に蛍光体10が形成されている。第一のガラス基板1と第二のガラス基板6とは、走査電極4および維持電極5とデータ電極8とが直交するように、放電空間11を挟んで対向して配置されている。放電空間11には、放電ガスとしてヘリウム、ネオンおよびアルゴンのうち少なくとも1種とキセノンとが封入されている。データ電極8と対をなす走査電極4および維持電極5との交差部の放電空間には放電セル12が構成されている。

【0003】 次に、このパネルの電極配列図を図4に示す。図4に示すように、このパネルの電極配列は $m \times n$ のマトリクス構成であり、列方向には $m$ 列のデータ電極 $D_1 \sim D_m$ が配列されており、行方向には $n$ 行の走査電極 $SCN_1 \sim SCN_n$ および維持電極 $SUS_1 \sim SUS_n$ が配列されている。また、図3に示した放電セル12は図4に示すような領域に設けられている。

【0004】 このパネルを駆動するための従来の駆動方法の動作駆動タイミング図を図5に示す。この駆動方法は256階調の階調表示を行うためのものであり、1フィールド期間を8個のサブフィールドで構成している。以下、従来のパネルの駆動方法について図3ないし図5を用いて説明する。

【0005】 図5に示すように、第1ないし第8のサブフィールドは初期化期間、書き込み期間、維持期間および消去期間からそれぞれ構成されている。まず、第1のサブフィールドにおける動作について説明する。

【0006】 図5に示すように、初期化期間の前半の初期化動作において、全てのデータ電極 $D_1 \sim D_m$ および全ての維持電極 $SUS_1 \sim SUS_n$ を0(V)に保持し、全ての走査電極 $SCN_1 \sim SCN_n$ には、全ての維持電極 $SUS_1 \sim SUS_n$ に対して放電開始電圧以下の電圧 $V_p$ (V)から、その放電開始電圧を越える電圧 $V_r$ (V)に向かって緩やかに上昇するランプ電圧を印加する。このランプ電圧が上昇する間に、全ての放電セル12において、全ての走査電極 $SCN_1 \sim SCN_n$ から全てのデータ電極 $D_1 \sim D_m$ および全ての維持電極 $SUS_1 \sim SUS_n$ にそれぞれ一回目の微弱な初期化放電が起こり、走査電極 $SCN_1 \sim SCN_n$ 上の保護膜3の表面に負の壁電圧が蓄積されるとともに、全てのデータ電極 $D_1 \sim D_m$ 上の絶縁体層7の表面および全ての維持電極 $SUS_1 \sim SUS_n$ 上の保護膜3の表面には正の壁電圧が蓄積される。

【0007】 さらに、初期化期間の後半の初期化動作において、全ての維持電極 $SUS_1 \sim SUS_n$ を正電圧 $V_h$ (V)に保ち、全ての走査電極 $SCN_1 \sim SCN_n$ には、全ての維持電極 $SUS_1 \sim SUS_n$ に対して放電開始電圧以下となる電圧 $V_q$ (V)から放電開始電圧を越える0(V)に向かって緩やかに下降するランプ電圧を印加する。このランプ電圧が下降する間に、再び全ての放電セル12において、全ての維持電極 $SUS_1 \sim SUS_n$ から全ての走査電極 $SCN_1 \sim SCN_n$ にそれぞれ二回目の微弱な初期化放電が起こり、全ての走査電極 $SCN_1 \sim SCN_n$ 上の保護膜3表面の負の壁電圧および全ての維持電極 $SUS_1 \sim SUS_n$ 上の保護膜3表面の正の壁電圧が

弱められる。また、全てのデータ電極D<sub>1</sub>～D<sub>m</sub>と全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>との間にも微弱な放電が起こり、全てのデータ電極D<sub>1</sub>～D<sub>m</sub>上の絶縁体層7の表面の正の壁電圧は書き込み動作に適した値に調整される。

【0008】以上により初期化期間の初期化動作が終了する。

【0009】次の書き込み期間の書き込み動作において、全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>をV<sub>s</sub>(V)に保持し、データ電極D<sub>1</sub>～D<sub>m</sub>のうち、一行目に表示すべき放電セル12に対応する所定のデータ電極D<sub>j</sub>(jは1～mの整数を表す)に正の書き込みパルス電圧+V<sub>w</sub>(V)を、一行目の走査電極SCN<sub>1</sub>に走査パルス電圧0(V)をそれぞれ印加する。このとき、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>1</sub>との交差部における絶縁体層7の表面と走査電極SCN<sub>1</sub>上の保護膜3の表面との間の電圧は、書き込みパルス電圧+V<sub>w</sub>(V)にデータ電極D<sub>1</sub>～D<sub>m</sub>上の絶縁体層7の表面の正の壁電圧が加算されたものとなるため、この交差部において、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>1</sub>との間および維持電極SUS<sub>1</sub>と走査電極SCN<sub>1</sub>との間に書き込み放電が起こり、この交差部の走査電極SCN<sub>1</sub>上の保護膜3表面に正電圧が蓄積され、維持電極SUS<sub>1</sub>上の保護膜3表面に負電圧が蓄積され、書き込み放電が起こったデータ電極D<sub>j</sub>上の絶縁体層7の表面に負電圧が蓄積される。

【0010】次に、データ電極D<sub>1</sub>～D<sub>m</sub>のうち、二行目に表示すべき放電セル12に対応する所定のデータ電極D<sub>j</sub>に正の書き込みパルス電圧+V<sub>w</sub>(V)を、二行目の走査電極SCN<sub>2</sub>に走査パルス電圧0(V)をそれぞれ印加する。このとき、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>2</sub>との交差部における絶縁体層7の表面と走査電極SCN<sub>2</sub>上の保護膜3の表面との間の電圧は、書き込みパルス電圧+V<sub>w</sub>(V)に所定のデータ電極D<sub>j</sub>上の絶縁体層7の表面に蓄積された正の壁電圧が加算されたものとなるため、この交差部において、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>2</sub>との間および維持電極SUS<sub>2</sub>と走査電極SCN<sub>2</sub>との間に書き込み放電が起こり、この交差部の走査電極SCN<sub>2</sub>上の保護膜3表面に正電圧が蓄積され、維持電極SUS<sub>2</sub>上の保護膜3表面に負電圧が蓄積される。

【0011】同様な動作が引き続いて行われ、最後に、データ電極D<sub>1</sub>～D<sub>m</sub>のうち、n行目に表示すべき放電セル12に対応する所定のデータ電極D<sub>j</sub>に正の書き込みパルス電圧+V<sub>w</sub>(V)を、n行目の走査電極SCN<sub>n</sub>に走査パルス電圧0(V)をそれぞれ印加する。このとき、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>n</sub>との交差部において、所定のデータ電極D<sub>j</sub>と走査電極SCN<sub>n</sub>との間および維持電極SUS<sub>n</sub>と走査電極SCN<sub>n</sub>との間に書き込み放電が起こり、この交差部の走査電極SCN<sub>n</sub>上の保護膜3表面に正の壁電圧が蓄積され、維持電極SUS<sub>n</sub>上の保護膜3表面に負の壁電圧が蓄積され、書き込

み放電が起こったデータ電極D<sub>j</sub>上の絶縁体層7の表面に負の壁電圧が蓄積される。

【0012】以上により書き込み期間における書き込み動作が終了する。

【0013】続く維持期間において、先ず、全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>および維持電極SUS<sub>1</sub>～SUS<sub>n</sub>を0(V)に一旦戻した後、全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>に正の維持パルス電圧+V<sub>m</sub>(V)を印加すると、書き込み放電を起こした放電セル12における走査電極SCN<sub>i</sub>(iは1～nの整数とする)上の保護膜3の表面と維持電極SUS<sub>1</sub>～SUS<sub>n</sub>上の保護膜3の表面との間の電圧は、維持パルス電圧+V<sub>m</sub>(V)に、書き込み期間において蓄積された走査電極SCN<sub>i</sub>上の保護膜3表面に蓄積された正の壁電圧および維持電極SUS<sub>i</sub>上の保護膜3表面に蓄積された負の壁電圧が加算されたものとなり、放電開始電圧を超える。このため、書き込み放電を起こした放電セルにおいて、走査電極SCN<sub>i</sub>と維持電極SUS<sub>i</sub>との間に維持放電が起こり、この維持放電を起こした放電セルにおける走査電極SCN<sub>i</sub>上の保護膜3表面には負の壁電圧が蓄積され、維持電極SUS<sub>i</sub>上の保護膜3表面には正の壁電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。

【0014】続いて、全ての維持電極SUS<sub>1</sub>～SUS<sub>n</sub>に正の維持パルス電圧+V<sub>m</sub>(V)を印加すると、維持放電を起こした放電セルにおける維持電極SUS<sub>i</sub>上の保護膜3表面と走査電極SCN<sub>i</sub>上の保護膜3表面との間の電圧は、維持パルス電圧+V<sub>m</sub>(V)に、直前の維持放電によって蓄積された走査電極SCN<sub>i</sub>上の保護膜3表面の負の壁電圧および維持電極SUS<sub>i</sub>上の保護膜3表面の正の壁電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極SUS<sub>i</sub>と走査電極SCN<sub>i</sub>との間に維持放電が起こることにより、その放電セルにおける維持電極SUS<sub>i</sub>上の保護膜3表面に負の壁電圧が蓄積され、走査電極SCN<sub>i</sub>上の保護膜3表面に正の壁電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。

【0015】以降同様に、全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>と全ての維持電極SUS<sub>1</sub>～SUS<sub>n</sub>に正の維持パルス電圧+V<sub>m</sub>(V)を交互に印加することにより、維持放電が継続して行われる。維持期間の最終において、全ての走査電極SCN<sub>1</sub>～SCN<sub>n</sub>に正の維持パルス電圧+V<sub>m</sub>(V)を印加すると、維持放電を起こした放電セルにおける走査電極SCN<sub>i</sub>上の保護膜3表面と維持電極SUS<sub>i</sub>上の保護膜3表面との間の電圧は、維持パルス電圧+V<sub>m</sub>(V)に、直前の維持放電によって蓄積された走査電極SCN<sub>i</sub>上の保護膜3表面の正の壁電圧と維持電極SUS<sub>i</sub>上の保護膜3表面の負の壁電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、走査電極SCN<sub>i</sub>と維持電極SUS<sub>i</sub>との間に維持放電が起こることにより、その放電

セルにおける走査電極 $SCN_i$ 上の保護膜3表面に負の壁電圧が蓄積され、維持電極 $SUS_i$ 上の保護膜3表面に正の壁電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。以上により維持期間の維持動作が終了する。この維持放電により発生する紫外線で励起された蛍光体10からの可視発光を表示に用いている。

【0016】続く消去期間において、全ての維持電極 $SUS_1 \sim SUS_n$ に0(V)から+Ve(V)に向かって緩やかに上昇するランプ電圧を印加すると、維持放電を起こした放電セルにおいて、走査電極 $SCN_i$ 上の保護膜3表面と維持電極 $SUS_i$ 上の保護膜3表面との間の電圧は、維持期間の最終時点における走査電極 $SCN_i$ 上の保護膜3表面の負の壁電圧および維持電極 $SUS_i$ 上の保護膜3表面の正の壁電圧がこのランプ電圧に加算されたものとなる。このため、維持放電を起こした放電セルにおいて、維持電極 $SUS_i$ と走査電極 $SCN_i$ との間に微弱な消去放電が起こり、走査電極 $SCN_i$ 上の保護膜3表面の負の壁電圧と維持電極 $SUS_i$ 上の保護膜3表面の正の壁電圧が弱められて維持放電は停止する。

【0017】以上により消去期間における消去動作が終了する。

【0018】ただし、以上の動作において、表示が行われない放電セルに関しては、初期化期間に初期化放電は起こるが、書き込み放電、維持放電および消去放電は行われず、表示が行われない放電セルの走査電極 $SCN_i$ と維持電極 $SUS_i$ の保護膜3の表面に蓄積された壁電圧、およびデータ電極 $D_j$ 上の絶縁体層7の表面に蓄積された壁電圧は、初期化期間の終了時の状態まま保たれる。

【0019】以上の全ての動作により第1のサブフィールドにおける一画面が表示される。以下、同様な動作が、第2のサブフィールドから第8のサブフィールドにわたって行われる。これらのサブフィールドにおいて表示される放電セルの輝度は、維持パルス電圧+Vm(V)の印加回数により定まる。したがって、例えば、各サブフィールドにおける維持パルス電圧の印加回数を適宜設定して、1フィールド期間に維持放電による輝度が $2^0, 2^1, 2^2, \dots, 2^7$ である8個のサブフィールドで構成することにより、 $2^8 = 256$ 階調の階調表示が可能になる。

【0020】以上説明した従来の駆動方法においては、パネルに表示する放電セルが全くない、いわゆる黒画面の表示においては、書き込み期間の書き込み放電、維持期間の維持放電および消去期間の消去放電が起こらず、初期化期間の初期化放電のみが起こり、この初期化放電が微弱であり、その放電発光もまた微弱であるために、パネルのコントラストが高いという特長がある。例えば、480行、852×3列のマトリックス構成を成す42インチAC型プラズマディスプレイパネルにおいて、1フィールド期間を8個のサブフィールドで構成し

て256階調表示を行った場合、各サブフィールドの初期化期間における二回の初期化放電による発光輝度は $0.15\text{cd}/\text{m}^2$ であった。したがって、8個のサブフィールドでの合計は $0.15 \times 8 = 1.2\text{cd}/\text{m}^2$ となり、最大輝度は $420\text{cd}/\text{m}^2$ であるので、このパネルのコントラストは $420/1.2 = 350:1$ となり、かなり高い値のコントラストが得られる。

#### 【0021】

【発明が解決しようとする課題】しかし、上述の従来の駆動方法においては、通常の照明下でパネル表示を行った場合にはかなり高いコントラストが得られているが、サブフィールド毎に必ず二回の初期化放電が起こるため、周囲が暗い所でパネル表示する場合には、この微弱な初期化放電による発光さえも目立つほど輝度が高く、あまり明るくない場所でパネル表示する場合の黒表示の視認性が悪いという大きな課題があった。

#### 【0022】

【課題を解決するための手段】このような課題を解決するために、本発明者等は初期化期間における初期化動作の役割について検討することにより、本発明を完成するに至ったものである。

【0023】次に、従来の駆動方法では、各サブフィールドごとに初期化動作が必要となる理由について説明する。ここで、図5に示す従来の駆動波形において、 $V_w = 70V$ 、 $V_m = 200V$ として説明する。

【0024】書き込み期間において、所定の放電セルで書き込み放電を起こすためには、放電セルのデータ電極 $D_j$ と走査電極 $SCN_i$ との間の放電空間に放電開始電圧(例えば250V程度)以上の電圧を印加する必要がある。書き込み動作時には、走査電極 $SCN_i$ は0Vでありデータ電極 $D_j$ には70Vの書き込み電圧が印加されるので、確実に書き込み動作を行うには、データ電極 $D_j$ 上の絶縁体層7上には約200Vの壁電圧をあらかじめ蓄積する必要がある。この書き込みに必要な壁電圧を $V_{write}$ (~200V)とする。

【0025】また、維持期間における維持動作によりデータ電極 $D_j$ 上の絶縁体層7上には壁電圧が蓄積するが、維持期間の終了時におけるその壁電圧の値は、走査電極 $SCN_i$ に印加される電圧と維持電極 $SUS_i$ に印加される電圧との中間の電圧値程度になると考えられる。この壁電圧を $V_{sustain}$ (~100V)とする。

【0026】したがって、あるサブフィールドでの維持動作の終了時から次のサブフィールドの書き込み動作へ移る間に、データ電極 $D_j$ 上の絶縁体層7上の壁電圧を $V_{sustain}$ から $V_{write}$ に変化させる必要がある。この壁電圧の差 $V_{write} - V_{sustain}$ (~100V)を補うことが初期化動作の主要な役割の1つであり、初期化動作はパネルを安定に駆動するために不可欠である。

【0027】以上の考察から、あるサブフィールドでの維持期間終了時におけるデータ電極 $D_j$ 上の絶縁体層7

上の壁電圧 $V_{sustain}$ が、次のサブフィールドでの書き込み期間において必要な壁電圧 $V_{write}$ とほぼ同じになるような駆動を行うことにより、初期化動作を簡略化し、初期化動作に伴う不要な発光をなくすことができるという知見を得た。この知見に基づき、黒の視認性が大幅に向上するとともに、コントラストを非常に高めることができた。

【0028】本発明のAC型プラズマディスプレイパネルの駆動方法は、初期化期間、書き込み期間および維持期間を有する複数のサブフィールドにより1フィールド期間を構成して階調表示を行うAC型プラズマディスプレイパネルの駆動方法であって、前記複数のサブフィールドのうち少なくとも1つのサブフィールドにおける維持期間の維持動作と、前記少なくとも1つのサブフィールドに続くサブフィールドの初期化期間の初期化動作とを同時に行わせるものである。

【0029】この方法により、第2のサブフィールド以降のサブフィールドでは、直前のサブフィールドで表示を行った放電セルにおいてのみ初期化放電を起こし、表示を行わない放電セルにおいては初期化放電を起らなくすることができる。

【0030】

【発明の実施の形態】本発明に用いるAC型プラズマディスプレイパネル（以下、パネルという）は従来例として図3に示したものと同じである。また、このパネルの電極配列図は図4に示したものと同じである。したがって、それらの説明は省略する。

【0031】このパネルを駆動するための、本発明の一実施の形態であるパネルの駆動方法について説明する。図1にその駆動方法の動作駆動タイミング図を示す。

【0032】図1に示すように、1フィールド期間は、初期化期間、書き込み期間および維持期間を有する第1ないし第8のサブフィールドで構成されており、これによって256階調の表示を行うものである。これら8個のサブフィールドのうち、第1のサブフィールドを除く7個のサブフィールドにおいて、初期化期間の初期化動作の一部を、前のサブフィールドの維持期間の維持動作と同時に進行している。第1のサブフィールドにおいては、初期化期間、書き込み期間および維持期間が独立して設けられており、独立した消去期間は設けられていない。また、第2のサブフィールドにおいては、初期化期間の一部が第1のサブフィールドの維持期間と重なって設けられ、続いて書き込み期間および維持期間が設けられており、消去期間は設けられていない。すなわち、第1のサブフィールドの維持期間における維持動作と同時に、第2のサブフィールドの初期化期間における初期化動作が行われている。続く第3ないし第8のサブフィールドにおいても同様に初期化期間、書き込み期間および維持期間が設けられているが、消去期間が設けられておらず、各サブフィールドの初期化期間における初

期化動作の一部は、すぐ前のサブフィールドの維持期間における維持動作と同時に行われている。

【0033】図1において、第1のサブフィールドの初期化期間および書き込み期間の動作は、従来例で説明した動作と同じであるので、それらの説明は省略する。第1のサブフィールドの維持期間における動作と第2のサブフィールドの初期化期間における動作とが同時に行われている点については、本発明の主眼であるので図1および図3を用いて以下に詳しく説明する。

【0034】図1に示すように、第1のサブフィールドの維持期間と、第2のサブフィールドの初期化期間の前期間とが重なっており、この重なった期間において、全ての走査電極 $SCN_1 \sim SCN_n$ および全ての維持電極 $SUS_1 \sim SUS_n$ に、直流電圧 $V_t$  (V) を維持パルス電圧 $V_m$  (V) に重畠して印加している。すなわち、書き込み期間において走査電極 $SCN_1 \sim SCN_n$ に印加する走査パルス電圧のローレベルの値 (0 (V)) に対し、維持期間における維持電極 $SUS_1 \sim SUS_n$ および走査電極 $SCN_1 \sim SCN_n$ に印加する維持パルス電圧のローレベルの値 ( $V_t$  (V)) を高電位にしている。そして、維持期間における最後の維持パルスのパルス幅を他の維持パルスのパルス幅よりも短くし、その後走査電極 $SCN_1 \sim SCN_n$ および維持電極 $SUS_1 \sim SUS_n$ の電圧を一定の電圧 $V_u$  (V) とする。

【0035】引き続いて、第2のサブフィールドの初期化期間の前期間に続く後期間において、全ての維持電極 $SUS_1 \sim SUS_n$ に正電圧 $V_h$  (V) を印加し、全ての走査電極 $SCN_1 \sim SCN_n$ に、電圧 $V_q'$  (V) から0 (V) に向かって緩やかに下降するランプ電圧を印加する。このとき電圧 $V_q'$  (V) は電圧 $V_q$  (V) と等しくする必要はなく、電圧 $V_q'$  (V) は電圧 $V_q$  (V) より低い電圧に設定することができる。

【0036】以上の動作において、第1のサブフィールドの維持期間の動作に着目すると、全ての走査電極 $SCN_1 \sim SCN_n$ および全ての維持電極 $SUS_1 \sim SUS_n$ には直流電圧 $V_t$  (V) を維持パルス電圧 $V_m$  (V) に重畠して印加されている。このため、全ての走査電極 $SCN_1 \sim SCN_n$ と全ての維持電極 $SUS_1 \sim SUS_n$ との間の電圧関係は、従来の駆動方法における動作、すなわち全ての維持電極 $SUS_1 \sim SUS_n$ と全ての走査電極 $SCN_1 \sim SCN_n$ とに正の維持パルス電圧 $V_m$  (V) を交互に印加している場合と等価になる。このため、従来の場合と同様に、書き込み放電を起こした放電セルでは維持放電が継続して行われる。

【0037】そして、維持期間において最後に印加される維持パルス電圧のパルス幅は、放電が壁電荷を形成して安定に終了する時間である $2\mu s$ よりも短く設定されており、その維持パルス電圧印加後の走査電極 $SCN_1 \sim SCN_n$ および維持電極 $SUS_1 \sim SUS_n$ の電圧は一定の電圧 $V_u$  (V) に設定されている。このため、走査

電極 $S C N_1 \sim S C N_n$ 上の保護膜3表面の壁電圧と維持電極 $S U S_1 \sim S U S_n$ 上の保護膜3表面の壁電圧とはほぼ等しくなり、消去動作が行われることになる。また、書き込み放電が発生しなかった放電セルについてはこのような維持放電は起こらない。

【0038】次に、第2サブフィールドの初期化期間に着目すると、この初期化期間の前期間の初期化動作において、全ての走査電極 $S C N_1 \sim S C N_n$ と全てのデータ電極 $D_1 \sim D_n$ との間の電圧は $V_t$  (V) または $V_t + V_m$  (V) となる。書き込み放電を起こした放電セルでは、データ電極 $D_j$ 上の絶縁体層7の表面と走査電極 $S C N_i$ 上の保護膜3表面の間に加わる最大電圧は、 $V_t + V_m$  (V) と走査電極 $S C N_i$ 上の保護膜3表面に蓄積された正の壁電圧とを加算したものから、データ電極 $D_j$ 上の絶縁体層7の表面に書き込み動作により蓄積された負の壁電圧を引いたもの（即ち絶対値で足したもの）となり、放電開始電圧をこえる。このため、書き込み放電を起こした放電セルでは走査電極 $S C N_i$ からデータ電極 $D_j$ に放電が起こる。これがデータ電極 $D_j$ に対しての初期化放電となり、データ電極 $D_j$ 上の絶縁体層7の表面に正の壁電圧が蓄積される。この初期化放電は、初期化期間の前期間の間、維持パルス電圧を印加するごとに発生している。

【0039】一方、書き込みが行われていない放電セルでは、データ電極 $D_j$ 上の絶縁体層7の表面と走査電極 $S C N_i$ 上の保護膜3表面との間に加わる最大電圧は、 $V_t + V_m$  (V) と走査電極 $S C N_i$ の保護膜3表面に蓄積された正の壁電圧とを加算したものから、データ電極 $D_j$ 上の絶縁体層7表面に蓄積された正の壁電圧を引いたものとなり、放電開始電圧をこえない。このため、第1のサブフィールドで書き込みがなかった放電セルでは、初期化期間の前期間ではデータ電極 $D_j$ に対する初期化放電は起こらない。

【0040】さらに、初期化期間の後期間の初期化動作では、全ての維持電極 $S U S_1 \sim S U S_n$ には正電圧 $V_h$  (V) を印加する。また、全ての走査電極 $S C N_1 \sim S C N_n$ には、全ての維持電極 $S U S_1 \sim S U S_n$ に対して放電開始電圧以下となる電圧 $V_q'$  (V) から、放電開始電圧を越え書き込み期間の走査電極に印加する走査パルス電圧のローレベルの値に等しい $O$  (V) に向かって緩やかに下降するランプ電圧を印加している。このランプ電圧が下降する間に、初期化期間の前期間において初期化放電が起った放電セルでは、維持電極 $S U S_i$ から走査電極 $S C N_i$ に再び初期化放電が起こる。この初期化放電は微弱であり、走査電極 $S C N_i$ 上の保護膜3の表面に正の壁電圧が、維持電極 $S U S_i$ の表面に負の壁電圧がそれわざかに蓄積する。また、データ電極 $D_j$ と走査電極 $S C N_i$ との間にも微弱な放電が起り、データ電極 $D_j$ 上の絶縁体層7の表面に蓄積された正の壁電圧は書き込み動作に適した値に調整される。1回目

の初期化放電が起らなかった放電セルについては、前のサブフィールドにおいて壁電圧はすでに書き込み動作に適した値に調整されているため、前述の2回目の初期化放電は起こらない。

【0041】以上の説明で明らかなように、第2ないし第8のサブフィールドにおいても消去期間が設けられていないが、書き込み動作、維持動作および消去動作と次のサブフィールドの初期化動作が確実に行われる。また、第2のサブフィールド以降の各サブフィールドにおいて、表示が行われない放電セルに関しては、初期化放電、書き込み放電、維持放電および消去放電は行われず、その放電セルに対応する走査電極 $S C N_1 \sim S C N_n$ および維持電極 $S U S_1 \sim S U S_n$ 上の保護膜3の表面の壁電圧およびデータ電極 $D_1 \sim D_n$ 上の絶縁体層7の表面の壁電圧は、各サブフィールドの直前のサブフィールドにおける初期化期間の終了時の状態に保たれる。

【0042】以上説明したように、図1に示した本発明の一実施の形態では、第1のサブフィールドにおける初期化期間の微弱な初期化放電は、パネルの表示の有無に関わらず行われるのに対し、第2のサブフィールド以降の各サブフィールドにおいては、初期化期間の初期化放電はパネルの表示を行う放電セルに対してのみ次のサブフィールドに対する初期化動作として行われる。また、初期化放電の輝度は維持放電の輝度に上乗せされるだけであり、表示しない放電セルに対してはこのような初期化放電は起こらない。

【0043】例えば、480行、852×3列のマトリクス構成を成す42インチAC型プラズマディスプレイパネルにおいて、1フィールド期間を8個のサブフィールドで構成して256階調の表示を行った場合、最大輝度が $420\text{ cd/m}^2$ となったのに対し、第1のサブフィールドの初期化期間における2回の初期化放電による輝度は $0.15\text{ cd/m}^2$ であった。ここで、 $V_p = 190\text{ V}$ 、 $V_q = 190\text{ V}$ 、 $V_m = 200\text{ V}$ 、 $V_t = 100\text{ V}$ 、 $V_u = 200\text{ V}$ 、 $V_h = 300\text{ V}$ 、 $V_q' = 100\text{ V}$ 、 $V_s = 70\text{ V}$ とした。この結果、パネルに表示すべき放電セルが全くない、いわゆる黒画面の表示においては、第1のサブフィールドの初期化放電の発光のみが行われるので、黒表示の輝度が $0.15\text{ cd/m}^2$ と従来の $1/8$ となり、薄暗いところでパネルを表示した場合、従来に比べて黒表示の視認性を極めて向上させることができた。また、本実施の形態によるパネルのコントラストは $420/0.15 = 2800:1$ となり、極めて高い値のコントラストが得られた。

【0044】また、第2ないし第8のサブフィールドの初期化期間の初期化動作の一部と、すぐ前のサブフィールドの維持期間における維持動作とが同時に行われているため、初期化に要する時間を大幅に短縮することができるとともに、独立した消去期間を設ける必要がなくなるため、従来の駆動方法に比較して駆動時間を大幅に短

縮することができる。本実施の形態では、1フィールド期間での初期化期間は1msであり、従来の駆動方法における初期化期間および消去期間の2.8msに比べて大幅に短縮することができた。したがって、駆動時間が増加する大型パネルや高精細度パネルに対して有効な駆動方法となり得る。

【0045】次に、第2の実施の形態における駆動波形タイミング図を図2に示す。

【0046】AC型プラズマディスプレイパネルは放電セルの周囲が誘電体に囲まれており各電極の駆動波形は容量結合的に放電セルに印加されるため、各駆動波形をDC的にレベルシフトしてもその動作は変わらないという性質を有している。この性質を利用して、図2に示すような駆動波形をなすか(1)に示した走査電極駆動波形および維持電極駆動波形を全体的に直流電圧 $V_t$ (V)だけ下げる駆動波形を印加している。この場合、0Vを基準に維持パルス $V_m$ を作成できるため回路設計の上で実現が容易となる。

【0047】上記実施の形態では、維持期間の最後の維持パルス幅を短くし、最後の維持動作と同時に維持放電を停止させるための消去動作を行った場合について説明したが、ランプ波形を用いて消去動作を行ってもよい。また、1フィールド期間を、初期化期間、書き込み期間および維持期間を有する8個のサブフィールドで構成して階調表示を行うAC型プラズマディスプレイパネルの駆動方法において、8個のサブフィールドのうちの7個のサブフィールドについて、あるサブフィールドの維持期間における維持動作と次のサブフィールドにおける初期化期間の初期化動作とを同時に行う駆動方法について説明したが、1フィールド期間を構成しているサブフィールドの数、消去期間を設けないサブフィールドの数および維持期間の最終部の維持動作と次のサブフィールドの初期化期間の初期化動作とを同時に行うサブフィールドの数は任意に設定することができる。また、サブフィールドにおける駆動波形も限定されるものではない。さらに、本発明は、他の構成のAC型プラズマディスプレイパネルに対しても実施することができるものである。

【0048】

【発明の効果】以上説明したように、本発明のAC型プラズマディスプレイパネルの駆動方法によれば、1フィ

ールドを構成している複数のサブフィールドのうち少なくとも1つのサブフィールドにおける維持期間の維持動作と、そのサブフィールドに続くサブフィールドにおける初期化期間の初期化動作とを同時にを行うことにより、パネルに表示のない、いわゆる黒画面表示における輝度が極めて低くなるので、黒の視認性が大幅に向ふとともに、パネルのコントラストを非常に高めることができる。

【0049】さらに、初期化に要する時間が大幅に短縮され、消去に要する時間も必要なくなるため、従来の駆動方法に比較して駆動時間を大幅に短縮することができる。したがって、本発明は大型化または高精細度化したパネルに対して有効な駆動方法となる。

#### 【図面の簡単な説明】

【図1】本発明の第一の実施形態としてのAC型プラズマディスプレイパネルの駆動方法を示す動作駆動タイミング図

【図2】本発明の第2の実施形態としてのAC型プラズマディスプレイパネルの駆動方法を示す動作駆動タイミング図

【図3】従来のAC型プラズマディスプレイパネルの一部斜視図

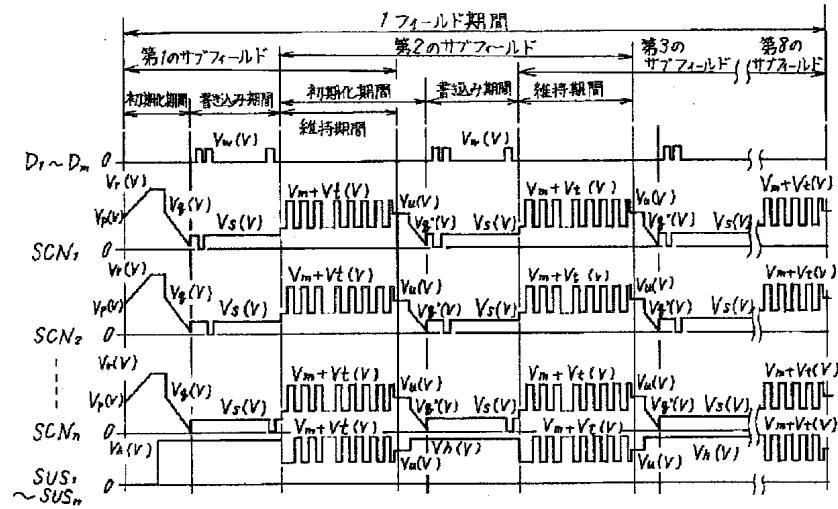
【図4】従来のAC型プラズマディスプレイパネルの電極配列図

【図5】従来のAC型プラズマディスプレイパネルの駆動方法を示す動作駆動タイミング図

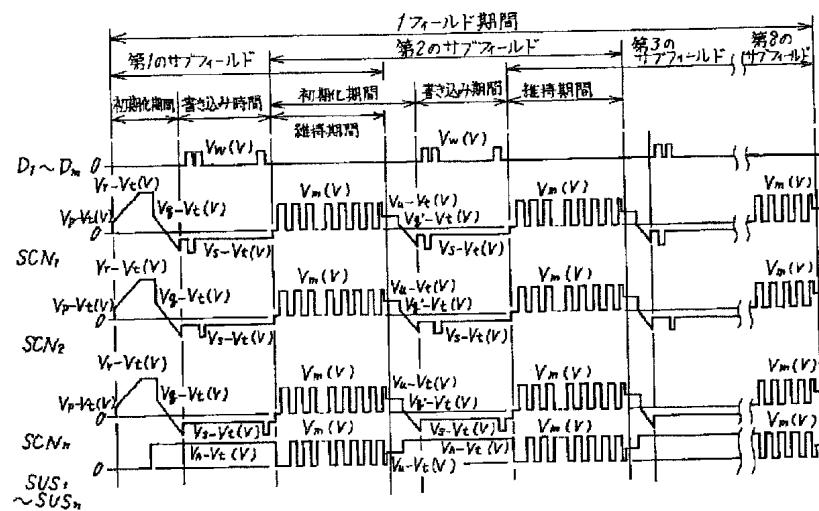
#### 【符号の説明】

- 1 第一のガラス基板
- 2 誘電体層
- 3 保護膜
- 4 走査電極
- 5 維持電極
- 6 第二のガラス基板
- 7 絶縁体層
- 8 データ電極
- 9 隔壁
- 10 蛍光体
- 11 放電空間
- 12 放電セル

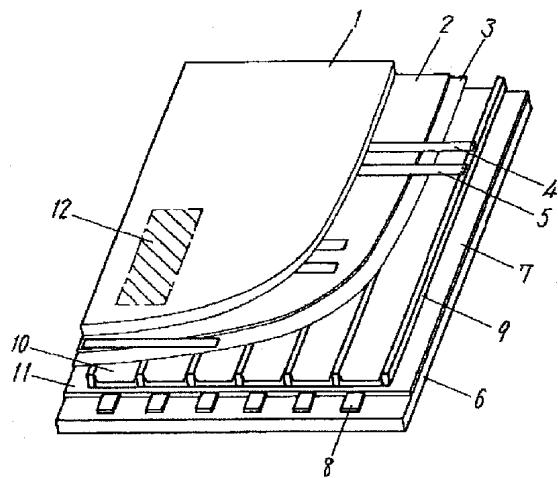
【図1】



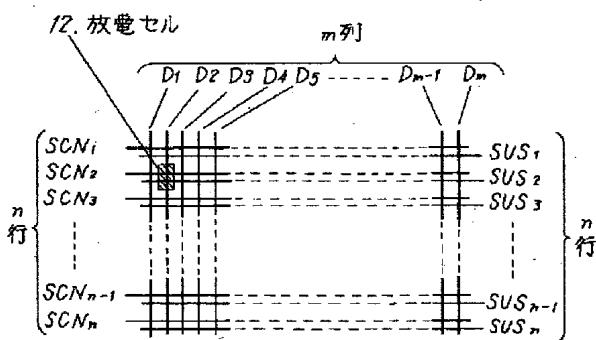
【図2】



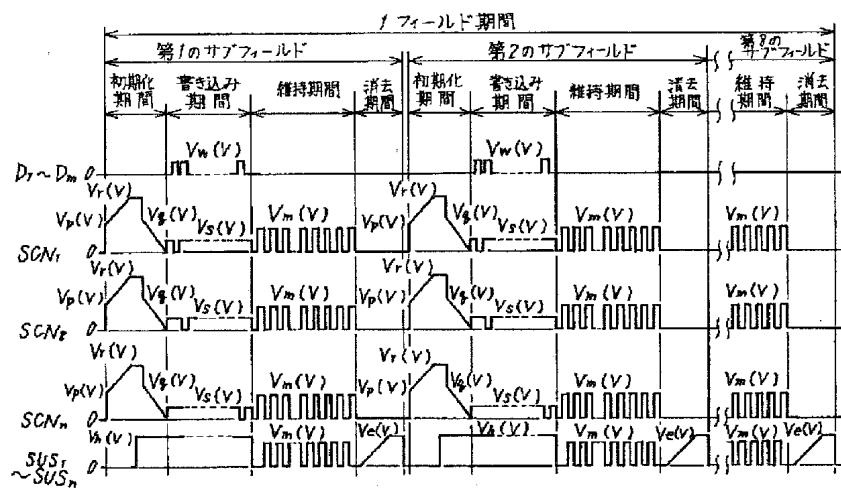
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 河内 誠

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

F ターム(参考) 5C080 AA05 BB05 DD03 DD30 EE29

EE30 FF12 GG12 HH02 HH04  
JJ04 JJ06